

## PATENT ABSTRACTS OF JAPAN

66

(11)Publication number : 10-070338

(43)Date of publication of application : 10.03.1998

(51)Int.Cl. H01S 3/18

(21)Application number : 09-212896

(71)Applicant : SHARP CORP

(22)Date of filing : 07.08.1997

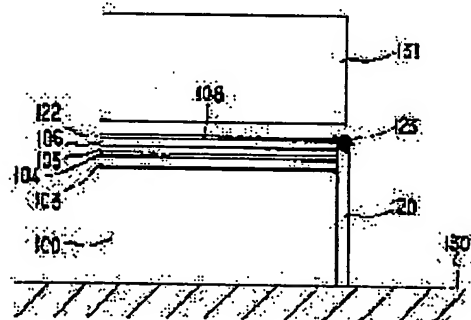
(72)Inventor : KONDO MASAKI  
MATSUMOTO AKIHIRO  
SASAKI KAZUAKI  
TAKEOKA TADASHI  
YAMAMOTO SABURO

## (54) MANUFACTURE OF SEMICONDUCTOR LASER ELEMENT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To suppress an abnormal growth of the corner part, which is formed by a (001) laminated structure growth surface and a (110) resonator end face, by a method wherein when window layers are formed, the growth rate of the window layer to a dielectric film on the (001) laminated structure growth surface is made slower than that of the window layer to the (110) resonator end face.

**SOLUTION:** A growth prevention jig 131 is put on a (001) laminated structure growth surface 108, the jig 131 is brought sufficiently close to the surface 108 to make raw material gas hardly flow on the surface 108 and a growth of a window layer 122 on the surface 108 is made sufficiently smaller than that of a window layer 120 on a (110) resonator end face. Thereby, an abnormal growth 123 of a square part, which is formed by the surface 108 and the (110) resonator end face, can be lessened, the growth 123 does never reach the upper part of an active layer on the (110) resonator end face 107 and a morphology on the end face 107 with the active layer formed thereon can be enhanced.



(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10-70338

(43) 公開日 平成10年(1998)3月10日

(51) Int. Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 S 3/18

H 0 1 S 3/18

審査請求

有

請求項の数3

O L

(全7頁)

(21) 出願番号 特願平9-212896  
(62) 分割の表示 特願平2-402956の分割  
(22) 出願日 平成2年(1990)12月18日

(71) 出願人 000005049  
シャープ株式会社  
大阪府大阪市阿倍野区長池町22番22号  
(72) 発明者 近藤 正樹  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内  
(72) 発明者 松本 晃広  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内  
(72) 発明者 佐々木 和明  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内  
(74) 代理人 弁理士 梅田 勝

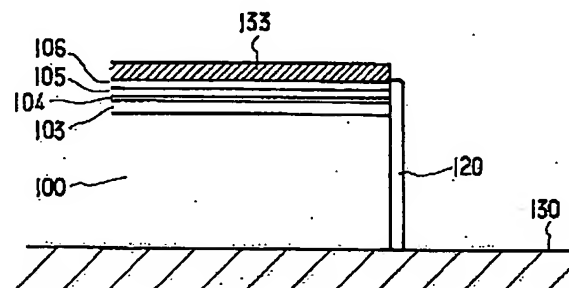
最終頁に続く

(54) 【発明の名称】 半導体レーザ素子の製造方法

(57) 【要約】

【課題】 共振器端面に窓層を有する半導体レーザ素子であって、活性層のある共振器端面上に成長する窓層のモロホロジーを良好なものとする。

【解決手段】 (001) 基板上に活性層を含む積層構造を形成した半導体レーザを内部構造とし、その(110)共振器端面に、活性層より禁制帯幅の大きな半導体層を気相成長法によって窓層を形成する構造の半導体レーザ素子の製造方法であって、該窓層形成時に、該(001)積層構造成長面上に誘電体膜を形成し、該(110)共振器端面への該窓層の成長速度よりも該(001)積層構造成長面上の該誘電体膜への成長速度を遅くすることにより、該積層構造成長面と該共振器端面との角部における異常成長を抑制したことを特徴とするものである。



## 【特許請求の範囲】

【請求項1】 (001) 基板上に活性層を含む積層構造を形成した半導体レーザを内部構造とし、その(110)共振器端面に、活性層より禁制帯幅の大きな半導体層を気相成長法によって窓層を形成する構造の半導体レーザ素子の製造方法において、

該窓層形成時に、該(001)積層構造成長面上に誘電体膜を形成し、該(110)共振器端面への該窓層の成長速度よりも該(001)積層構造成長面上の該誘電体膜への成長速度を遅くすることにより、該積層構造成長面と該共振器端面との角部における異常成長を抑制したことを特徴とする半導体レーザ素子の製造方法。

【請求項2】 前記誘電体膜が $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 又は $\text{SiN}$ (窒化シリコン)から成ることを特徴とする請求項1に記載の半導体レーザ素子の製造方法。

【請求項3】 前記共振器端面の形成に、へき開法、ドライエッチング法または化学エッチング法を用いることを特徴とする請求項1に記載の半導体レーザ素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は高出力半導体レーザの製造方法に関する。

## 【0002】

【従来の技術】光ディスク装置、レーザプリンタ装置等の光源として半導体レーザが幅広く利用されている。その場合、光ディスク装置、レーザプリンタ装置の高性能化のためには、半導体レーザの高出力化、高信頼性が要求される。

【0003】 $\text{AlGaAs}$ 系材料を用いた半導体レーザは、30mWから40mWの高出力が得られるため、現在各装置に利用されている。しかし、半導体レーザを更に高出力で動作させると、共振器端面で劣化が生じる。それは、光出射端面で表面準位を介した非発光再結合が起こり、局部的に発熱が生じることに起因する。端面温度が上昇すると、その発熱により端面部の禁制帯幅が縮小して、光吸収が増し、その光吸収により発生したキャリアが表面準位を介して非発光再結合するため、端面温度はさらに上昇する。この過程が繰り返されると、端面が溶融して劣化が生じる。これを改善する方法として、出射端面にレーザの活性層よりも大きな禁制帯幅を有する半導体結晶を成長する構造が種々の機関から提案されている。

【0004】その一例として端面成長窓型レーザを示す。内部の半導体レーザは、 $\text{GaAs}$ 基板上に液相成長法または気相成長法などの公知の成長法を用いて $\text{GaAs}$ 活性層または $\text{AlGaAs}$ 活性層を含む積層構造を形成したもので、ここでは、活性層を含む積層構造内にダブルヘテロ構造を有するVSIレーザ(V-channelled Substrate Inner Stripe Laser: Appl. Phys. Lett., 40, 372(1982))を示した(図14)。窓層再成長方法として、半導体レーザウエハに共振器端面を形成し、MOCVD装置のサセプタ上に、積層構造成長面側を上向きにして、基板側を下向きにしてセットし、共振器端面上に、活性層( $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 層)よりも禁制帯幅の大きいノンドープ $\text{Al}_z\text{Ga}_{1-z}\text{As}$ 層( $Z>X$ )を再成長し、端面再成長窓型レーザを作製する。

## 【0005】

【発明が解決しようとする課題】図15に示すように、再成長ウエハの基板側を下向きに積層構造成長面側を上向きにしてサセプタ上にセットし、MOCVD法によって、共振器端面(110)面107上に窓層( $\text{Al}_z\text{Ga}_{1-z}\text{As}$ 層)120を再成長する時、目的とする共振器端面(110)面107上への成長と共に、積層構造成長面(001)面108上への窓層(積層構造成長面上成長)122の成長が行われるため、2つの窓層120と122との成長が重なり合う共振器端面と積層構造成長面との角部で欠陥を多く含む異常成長123が起こる。このため、図15、16に示すように共振器端面の活性層位置が、窓層の異常成長領域123にあたる端面再成長窓型レーザが出来る。このような半導体レーザでは、出射光に対して、散乱ロスや横モードの乱れ等が、発生することとなる。また、これの素子化においては、積層構造成長面(001)面上にもノンドープ $\text{Al}_z\text{Ga}_{1-z}\text{As}$ 層が成長しているため、これを電極付け前に取り去る必要があるが、共振器端面(110)面上に成長している $\text{Al}_z\text{Ga}_{1-z}\text{As}$ 層を取らずに、積層構造成長面108上に成長している $\text{Al}_z\text{Ga}_{1-z}\text{As}$ 層を取り去るには、複雑な工程を要する。

## 【0006】

【課題を解決するための手段】本発明の請求項1記載の半導体レーザ素子の製造方法は、(001)基板上に活性層を含む積層構造を形成した半導体レーザを内部構造とし、その(110)共振器端面に、活性層より禁制帯幅の大きな半導体層を気相成長法によって窓層を形成する構造の半導体レーザ素子の製造方法であって、該窓層形成時に、該(001)積層構造成長面上に誘電体膜を形成し、該(110)共振器端面への該窓層の成長速度よりも該(001)積層構造成長面上の該誘電体膜への成長速度を遅くすることにより、該積層構造成長面と該共振器端面との角部における異常成長を抑制したことを特徴とするものである。

【0007】また、本発明の請求項2記載の半導体レーザ素子の製造方法は、前記誘電体膜が $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 又は $\text{SiN}$ (窒化シリコン)から成ることを特徴とするものである。

【0008】さらに、本発明の請求項3記載の半導体レーザ素子の製造方法は、前記共振器端面の形成に、へき開法、ドライエッチング法または化学エッチング法を用いることを特徴とするものである。

## 【0009】

【発明の実施の形態】次に、本発明の一実施の形態よりなる第1の例について述べる。図1は本発明の製造方法により得られる半導体レーザ素子の実施例を示す。本実施例ではV S I Sレーザを内部構造とし、その共振器端面上に窓層を再成長する工程を述べる。V S I Sレーザを内部構造とする点は、従来例で示したものと同じであり、そのV S I Sレーザの構造は図14に示す。まず、内部ストライプ型レーザであるV S I Sレーザの形成について簡単に説明し、その後、本発明の窓層再成長に関する製造方法について述べる。p-GaAs基板100上に、LPE (Liquid Phase Epitaxy) 法で、n-GaAs電流阻止層101を成長し、基板100に達するストライプ状のV溝102をホトリソグラフィ法と化学エッチングによって形成する。次にLPE法でp-Al<sub>0.45</sub>Ga<sub>0.55</sub>Asクラッド層103とV溝102を平坦に埋めるように成長し、p-Al<sub>0.15</sub>Ga<sub>0.85</sub>As活性層104、n-Al<sub>0.45</sub>Ga<sub>0.55</sub>Asクラッド層105、n-GaAsコンタクト層106を順次成長する。以上により内部構造となるV S I Sレーザを作製する (図14)。

【0010】次に、本発明の窓層の再成長方法について述べる。内部構造となるV S I Sレーザウエハに、へき開法により共振器端面107を形成し、その端面上に有機金属気相成長法 (MOCVD法) により、キャリア濃度 $10^{17} \text{ cm}^{-3}$ 以下の高抵抗Al<sub>0.5</sub>Ga<sub>0.5</sub>As層120を成長する。この時、本発明では図2に示すように、MOCVD装置のサセプタ上に、積層構造成長面側を下向きにしサセプタと密着させてセットし、窓層の再成長を行う。積層構造成長面上は、サセプタと密着しており窓層が成長することなく、共振器端面上に成長する120と基板表面に成長する121の両層のみの成長となる。これら両層が重なり合う基板角部では、欠陥が多数発生するような異常成長123が起こるが、活性層のある共振器端面はこの位置より離れているので異常成長の影響を受けず、この活性層上の共振器端面上の再成長窓層の表面モホロジーは良好なものとなる。MOCVD法による窓層再成長後、基板上に成長した窓層Al<sub>0.5</sub>Ga<sub>0.5</sub>Asの除去を行う。その方法としては研磨もしくは化学エッチングにより行う (図3)。ダブルヘテロ層成長面側の表面は、サセプタと密着していたため窓層は成長していないので除去の工程は不要である。(もしくは、極微少のため硫酸系エッチャント (H<sub>2</sub>SO<sub>4</sub>:H<sub>2</sub>O<sub>2</sub>:H<sub>2</sub>O=5:10:100) 等で簡単に除去できる。) その後、p-GaAs基板100側とn-GaAsコンタクト層106側の表面にp型電極140とn型電極141を形成する。共振器端面上に成長した窓層 (Al<sub>0.5</sub>Ga<sub>0.5</sub>As層) の上にAl<sub>2</sub>O<sub>3</sub>等の端面保護膜142、142'を形成し端面反射率を制御する (図4)。

【0011】以上のように窓層成長法を改善することによって、発振領域のある出射端面での窓層の結晶性が向上し、鏡面となったため、従来、活性層の窓層に発生する欠陥によって生じていた横モードの乱れを無くすることができた。従来の窓層成長法によるF F P (far-field pattern) の水平モードと本実施例窓層成長法でのF F P水平モードを図5、6に示す。

【0012】図7に、本発明の一実施の形態よりなる第2の例を示す。積層構造成長面上への窓層となる半導体層の成長を抑制するために成長防止治具131を積層構造成長面上に乗せることによって、活性層のある共振器端面上に成長する窓層120の表面モホロジーを良好なものとする。

【0013】図8~10に、本発明の一実施の形態よりなる第3の例を示す。へき開面を出した共振器長幅のバー状ウエハ (レーザーバー) 109を固定用治具132で固定し窓層の成長を行う。積層構造成長面は固定用治具と密着させる、もしくは、成長防止治具131と密着させて、積層構造成長面上への窓層成長を抑える。固定用治具及び先の成長防止治具の材料としては、カーボン、PBN、石英、GaAs、Si、InPのいずれでもよく、また、そのいくつかの組み合わせを使用すれば良い。

【0014】図11に、本発明の一実施の形態よりなる第4の例を示す。レーザーバー109を複数個重ね合わせることによって、積層構造成長面上の窓層の成長を抑える。図11では、サセプタ130上に、レーザーバー109を直接置く方法を示したが、固定用治具に取り付けても良い。

【0015】図12に、本発明の一実施の形態よりなる第5の例を示す。今までの実施例では、成長防止治具や固定用治具、サセプタを積層構造成長面に密着させる方法を示したが、図12に示すように、積層構造成長面108と成長防止治具131とが密着していなくとも、十分近接していれば、MOCVD法では積層構造成長面上に原料ガスが流れにくくなる。そのため積層構造成長面上の窓層122の成長が、共振器端面上の窓層120の成長と比較して十分小さくなり、角部の異常成長123は少なくなる。よって異常成長は活性層上に達することなく、活性層のある共振器端面上のモホロジーは良好なものとなる。

【0016】図13に、本発明の一実施の形態よりなる第6の例を示す。積層構造成長面上にSiO<sub>2</sub>133もしくはAl<sub>2</sub>O<sub>3</sub>、SiN (窒化シリコン) 等の成長防止膜を形成し、積層構造成長面上への窓層となる半導体層の成長を無くし、共振器端面上の窓層のモホロジーを良好なものとする。窓層成長後、成長防止膜を選択的に除去し、その後電極形成、素子化を行えば、F F Pの乱れのない高出力半導体レーザが得られる。

【0017】このように、図13に示す第6の例の半導

体レーザ素子の製造方法では、(001)基板上に活性層を含む積層構造を形成した半導体レーザを内部構造とし、その(110)共振器端面に、活性層より禁制帯幅の大きな半導体層を気相成長法によって窓層を形成する構造の半導体レーザ素子の製造方法であって、該窓層形成時に、該(001)積層構造成長面上に誘電体膜を形成し、該(110)共振器端面への該窓層の成長速度よりも該(001)積層構造成長面上の該誘電体膜への成長速度を遅くすることにより、該積層構造成長面と該共振器端面との角部における異常成長を抑制したことを特徴とするものである。また、本発明の半導体レーザ素子の製造方法における共振器端面の形成には、へき開法、ドライエッチング法または化学エッチング法が用いられる。

【0018】以上の実施例では、内部構造としてVSIレーザについて述べたが、それ以外の共振器型のレーザにおいても同様の効果が得られる。また、活性層がダブルヘテロ構造の場合について述べたが量子井戸構造等の構造でも良い。共振器端面の形成方法としてへき開法以外のドライエッチング法及び化学エッチング法でも良い。本実施例における半導体レーザはGaAsあるいは、AlGaAs活性層を含む積層構造の共振器端面上へ活性層よりも禁制帯幅の大きなAlGaAs半導体層を成長する場合を示したが、半導体レーザはInGaAlP系、InGaAsP系などの他の材料であっても良く、また共振器端面上の成長する半導体層も活性層よりも禁制帯幅が大きい材料であれば、InGaAlP系、InGaAsP系などの他の材料であっても良い。さらに共振器端面上の再成長法として、MOCVD法以外の気相成長法であるMBE法、ALE法、MOMBE法等の他の方法を使用してもよい。

#### 【0019】

【発明の効果】以上のように、本発明の請求項1記載の半導体レーザ素子の製造方法によれば、(001)基板上に活性層を含む積層構造を形成した半導体レーザを内部構造とし、その(110)共振器端面に、活性層より禁制帯幅の大きな半導体層を気相成長法によって窓層を形成する構造の半導体レーザ素子の製造方法であって、該窓層形成時に、該(001)積層構造成長面上に誘電体膜を形成し、該(110)共振器端面への該窓層の成長速度よりも該(001)積層構造成長面上の該誘電体膜への成長速度を遅くすることにより、該積層構造成長面と該共振器端面との角部における異常成長を抑制したことを特徴とするものであり、共振器端面上の窓層のモホロジーを良好なものとすることができる。窓層成長後、成長防止膜を選択的に除去し、その後電極形成、素子化を行えば、FFPの乱れのない高出力半導体レーザを得ることができる。

【0020】また、本発明の請求項2記載の半導体レーザ素子の製造方法によれば、前記誘電体膜がSiO<sub>2</sub>、

Al<sub>2</sub>O<sub>3</sub>又はSiN(窒化シリコン)から成ることを特徴とするものであり、前記積層構造成長面と前記共振器端面との角部における異常成長を確実に抑制することができる。また、これらの材料は半導体の前半工程においてよく使用される材料であり、取り扱いが容易で且つ取り扱いに熟知している。

【0021】さらに、本発明の請求項3記載の半導体レーザ素子の製造方法によれば、前記共振器端面の形成に、へき開法、ドライエッチング法または化学エッチング法を用いることを特徴とするものであり、特性の優れた共振器端面を容易に作ることができる。

【0022】従って、本発明の半導体レーザは、共振器端面に活性層より禁制帯幅の大きなAlGaAs半導体層を成長し窓層とする端面成長窓型レーザであり、角部での異常成長123を抑制して、活性層のある共振器端面上に成長する窓層のモホロジーを良好なものとすることができる。このことから、窓層を通る出射光に対する散乱ロスや横モードの乱れ等を無くすることができ、ビーム形状の整った発振効率の高い高出力半導体レーザが得られる。

#### 【図面の簡単な説明】

【図1】本発明の端面窓型半導体レーザ素子の実施例の斜視図である。

【図2】本第1実施例の窓層成長時のV溝内共振器方向断面図である。

【図3】本第1実施例の素子化工程のV溝内共振器方向断面図である。

【図4】本第1実施例によって作成した素子のV溝内共振器方向断面図である。

【図5】従来窓層成長層によるレーザのFFP水平モード図である。

【図6】本実施例成長層によるレーザのFFP水平モード図である。

【図7】本第2実施例による窓層再成長ウエハのV溝内共振器方向断面図である。

【図8】本第3実施例によるレーザーバー固定用治具の斜視図である。

【図9】本第3実施例による窓層再成長ウエハのV溝内共振器方向断面図である。

【図10】レーザーバー固定用治具全体図である。

【図11】本第4実施例による窓層再成長時のV溝内共振器方向断面図である。

【図12】本第5実施例による窓層再成長時のV溝内共振器方向断面図である。

【図13】本第6実施例による窓層再成長時のV溝内共振器方向断面図である。

【図14】VSIレーザウエハ斜視図である。

【図15】従来例の窓層成長時のV溝内共振器方向断面図である。

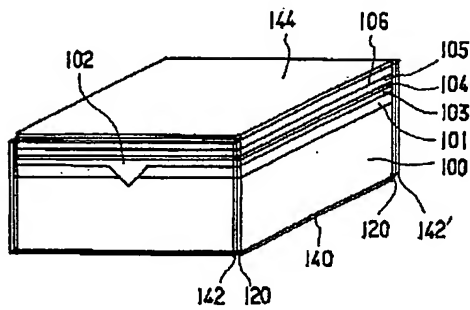
【図16】従来成長方法での端面窓型半導体レーザ素子

の斜視図である。

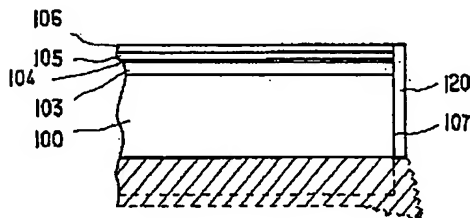
【符号の説明】

- 100 p-GaAs 基板  
 101 電流阻止層 n-GaAs  
 102 V溝  
 103 クラッド層 p-Al<sub>y</sub>Ga<sub>1-y</sub>As (Y=0.45)  
 104 活性層 p-Al<sub>x</sub>Ga<sub>1-x</sub>As (X=0.15)  
 105 クラッド層 p-Al<sub>y</sub>Ga<sub>1-y</sub>As (Y=0.45)  
 106 コンタクト層 n-GaAs  
 107 共振器端面  
 108 積層構造成長面  
 109 レーザーバー  
 110 積層構造部

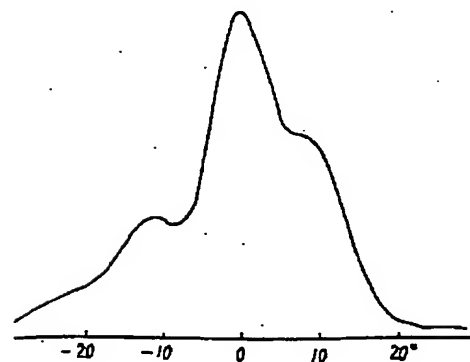
【図1】



【図3】

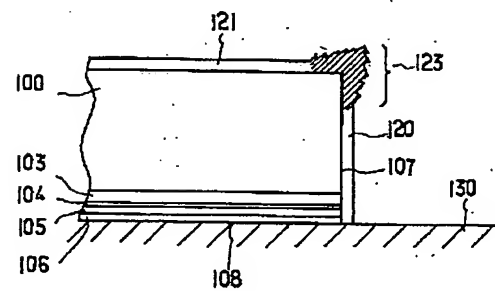


【図5】

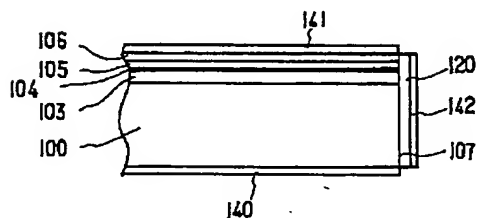


- 120 窓層 (共振器端面上成長) Al<sub>z</sub>Ga<sub>1-z</sub>As (Z=0.50)  
 121 窓層 (基板上成長) Al<sub>z</sub>Ga<sub>1-z</sub>As (Z=0.50)  
 122 窓層 (積層構造成長面上成長) Al<sub>z</sub>Ga<sub>1-z</sub>As (Z=0.50)  
 123 窓層 (角部成長異常領域) Al<sub>z</sub>Ga<sub>1-z</sub>As (Z=0.50)  
 130 サセプタ  
 131 成長防止治具  
 132 レーザーバー固定用治具  
 133 SiO<sub>2</sub>膜  
 140 p型電極  
 141 n型電極  
 142, 142' 端面保護膜

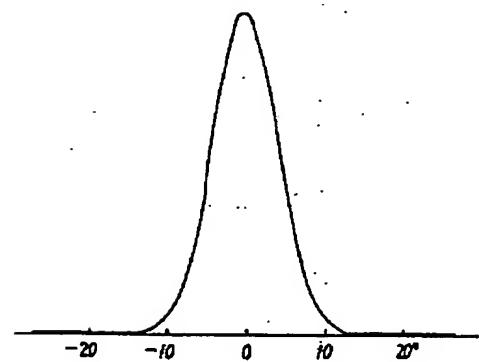
【図2】



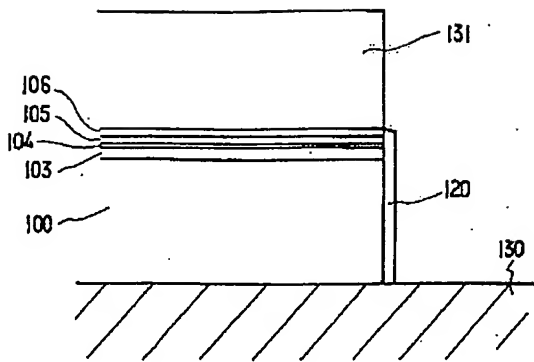
【図4】



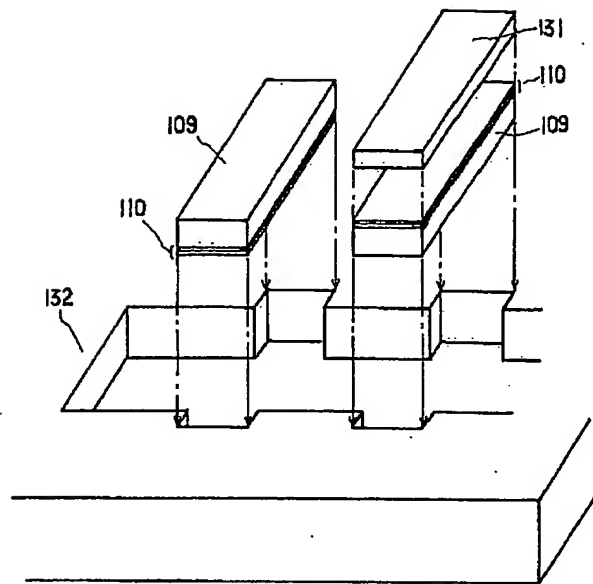
【図6】



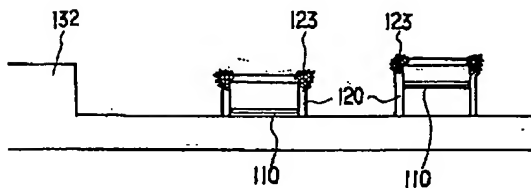
【図 7】



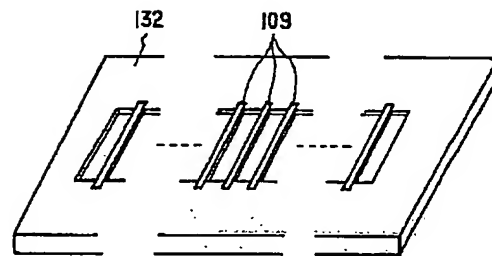
【図 8】



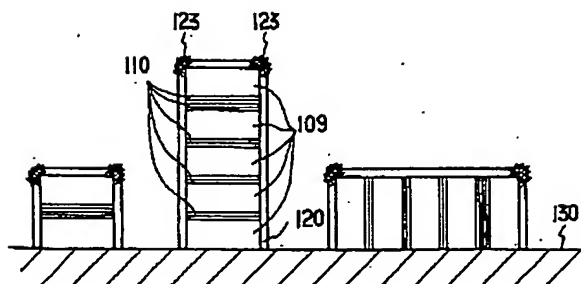
【図 9】



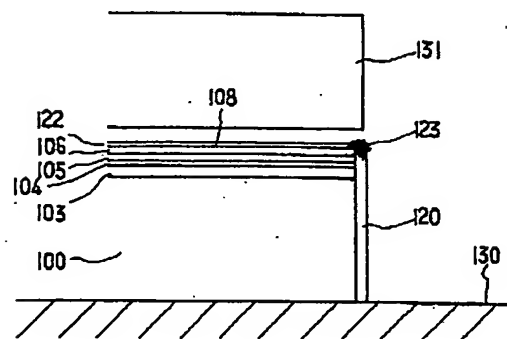
【図 10】



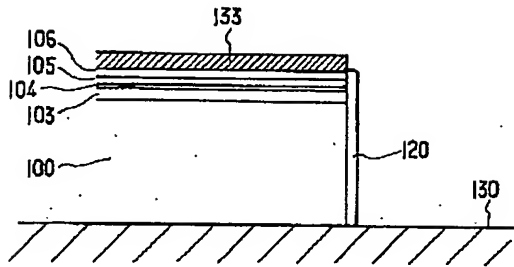
【図 11】



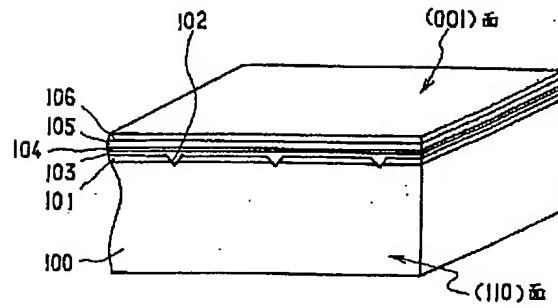
【図 12】



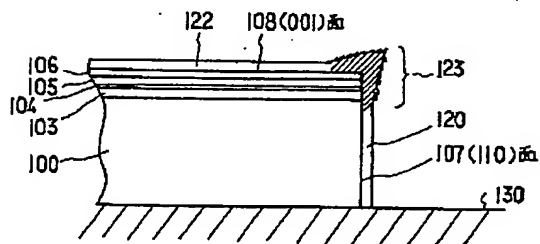
【図13】



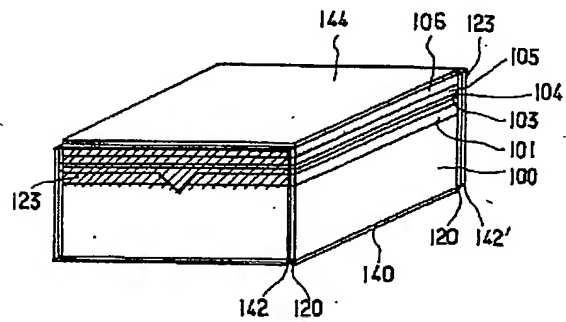
【図14】



【図15】



【図16】



フロントページの続き

(72)発明者 竹岡 忠士  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

(72)発明者 山本 三郎  
大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内